

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-323632

(43)Date of publication of application : 08.11.2002

(51)Int.Cl.

G02B 6/13

G02B 6/12

(21)Application number : 2001-125940

(71)Applicant : SUMITOMO HEAVY IND LTD

(22)Date of filing : 24.04.2001

(72)Inventor : HIRATA TORU

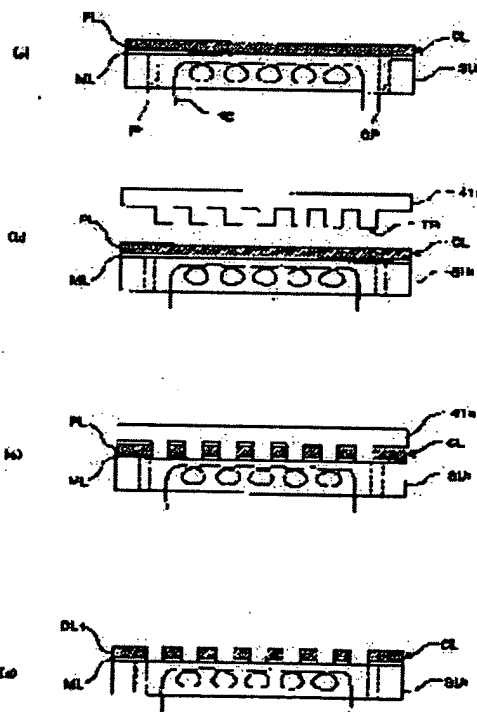
FUJITA HIROYUKI

(54) METHOD AND APPARATUS FOR MANUFACTURING MICRODEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method and apparatus for manufacturing photonic crystals, etc., which are capable of inexpensively manufacturing these elements, etc., and are suitable for mass production.

SOLUTION: A composite layer CL is first formed on a substrate SU1 and a device layer DL1 is formed by pressing a resin layer PL on the upper side of the composite layer CL. Next, the composite layer CL on the substrate SU1 is abutted on the surface of a stacker ST and a metallic layer ML which is a sacrificial layer is dissolved. Since the device layer DL1 is bonded to the stacker ST side, the device layer DL1 which is the main body segment of the microdevice having a prescribed three-dimensional distribution can be integral bonded and formed on the stacker ST.



LEGAL STATUS

Date of request for examination]

Date of sending the examiner's decision of rejection]

Kind of final disposal of application other than the

examiner's decision of rejection or application

converted registration]

Date of final disposal for application]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002-323632

(P2002-323632A)

(43)公開日 平成14年11月8日(2002.11.8)

(51)Int.Cl. ⁷	識別記号	F I	テームト*(参考)
G 0 2 B 6/13		G 0 2 B 6/12	M 2 H 0 4 7
6/12			Z

審査請求 未請求 請求項の数14 O L (全 11 頁)

(21)出願番号 特願2001-125940(P2001-125940)

(22)出願日 平成13年4月24日(2001.4.24)

(71)出願人 000002107

住友重機械工業株式会社

東京都品川区北品川五丁目9番11号

(72)発明者 平田 徹

神奈川県平塚市夕陽ヶ丘63番30号 住友重

機械工業株式会社平塚事業所内

(72)発明者 藤田 博之

東京都豊島区千川1-9-14

(74)代理人 100089015

弁理士 牧野 剛博 (外3名)

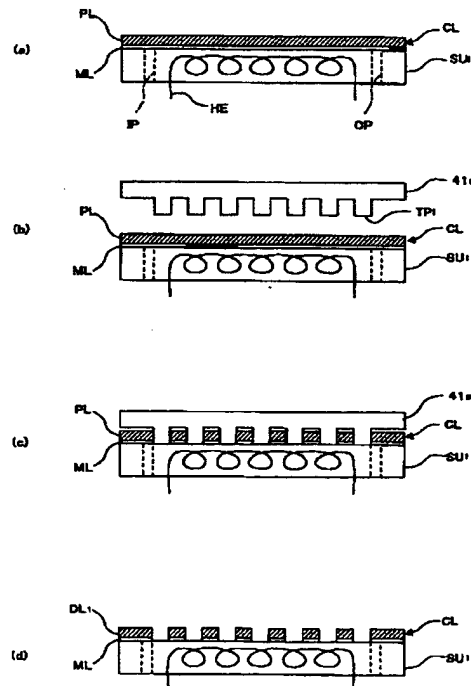
Fターム(参考) 2H047 KA03 PA01 PA24 PA26 TA41

(54)【発明の名称】 マイクロデバイスの製造方法及び装置

(57)【要約】

【課題】 安価に製造することができ、量産に適する、フォトニック結晶素子等の製造方法及び装置を提供すること。

【解決手段】 まず、基板SU1上に複合層CLを形成し、複合層CLの上側の樹脂層PLをプレス加工してデバイス層DL1とする。次に、スタッカST表面に基板SU1上の複合層CLを当接させ、犠牲層である金属層MLを溶解するとともに、デバイス層DL1をスタッカST側に付着させるので、所定の立体的形状分布を有しマイクロデバイスの本体部分となるデバイス層DL1を一括してスタッカST上に付着形成することができる。



【特許請求の範囲】

【請求項1】 支持台上に、所定の条件で溶解する犠牲層を形成する第1工程と、

前記犠牲層に、前記所定の条件で耐溶解性を有するデバイス材料層を積層する第2工程と、

所定の転写パターンを加工した型部材の押圧により、前記デバイス材料層に前記所定の転写パターンに対応する所定の立体的形状分布を付与してデバイス層とする第3工程と、

転写台表面側に、前記デバイス層を接触させ、当該転写台表面側に付着させる第4工程と、

前記所定の条件で犠牲層を溶解する第5工程とを備えるマイクロデバイスの製造方法。

【請求項2】 転写パターンが異なる複数の型部材を用いて前記第1工程乃至第5工程を繰返すことにより、立体的形状分布が異なる複数のデバイス層を前記転写台表面上に順次積層することを特徴とする請求項1記載のマイクロデバイスの製造方法。

【請求項3】 アライメント手段により、前記複数のデバイス層を相互に位置合わせすることを特徴とする請求項2記載のマイクロデバイスの製造方法。

【請求項4】 前記犠牲層は、金属材料からなり、前記第5工程でエッチングによって除去されることを特徴とする請求項1から請求項3のいずれか記載のマイクロデバイスの製造方法。

【請求項5】 前記デバイス材料層は、樹脂材料からなることを特徴とする請求項1から請求項4のいずれか記載のマイクロデバイスの製造方法。

【請求項6】 前記第4工程で、前記樹脂材料を加熱することによって前記デバイス層を前記転写台表面側に付着させることを特徴とする請求項5記載のマイクロデバイスの製造方法。

【請求項7】 支持台上に、所定の厚さを有するバッファ層を形成する第1工程と、

前記バッファ層の上側に、デバイス材料層を積層する第2工程と、

所定の転写パターンを加工した型部材の押圧により、前記デバイス材料層に前記所定の転写パターンに対応する所定の立体的形状分布を付与してデバイス層とする第3工程とを備えるマイクロデバイスの製造方法。

【請求項8】 前記バッファ層と前記デバイス層との間に所定の条件で溶解する犠牲層を形成する工程と、前記第3工程の後に、前記デバイス層を転写台表面側に接触させて当該転写台表面側に付着させる工程と、前記所定の条件で犠牲層を溶解する工程とを更に備えることを特徴とする請求項7記載のマイクロデバイスの製造方法。

【請求項9】 支持台上に、所定の条件で溶解する犠牲層を形成する犠牲層形成手段と、

前記犠牲層に、前記所定の条件で耐溶解性を有するデバイス材料層を積層するデバイス材料層形成手段と、

所定の転写パターンを加工した型部材を有し、当該型部材の押圧により、前記デバイス材料層に前記所定の転写パターンに対応する所定の立体的形状分布を付与してデバイス層とするデバイス層形成手段と、

転写台表面側に、前記デバイス層を接触させ、当該転写台表面側に付着させる付着手段と、

前記所定の条件で犠牲層を溶解する溶解手段とを備えるマイクロデバイスの製造装置。

【請求項10】 前記デバイス層形成手段は、転写パターンが異なる複数の型部材を用いて複数の犠牲層から立体的形状分布が異なる複数のデバイス層を形成し、前記転写手段は、前記複数のデバイス層を前記転写台表面上に順次積層することを特徴とする請求項9記載のマイクロデバイスの製造装置。

【請求項11】 前記デバイス層形成手段は、前記複数の型部材を有するディスクを備え、当該ディスクの移動によって前記デバイス材料層に形成すべき転写パターンを選択することを特徴とする請求項10記載のマイクロデバイスの製造装置。

【請求項12】 前記複数のデバイス層を相互に位置合わせするアライメント手段をさらに備えることを特徴とする請求項10及び請求項11のいずれか記載のマイクロデバイスの製造装置。

【請求項13】 支持台上に、所定の厚さを有するバッファ層を形成するバッファ層形成手段と、

前記バッファ層の上側に、デバイス材料層を積層するデバイス材料層形成手段と、

所定の転写パターンを加工した型部材の押圧により、前記デバイス材料層に前記所定の転写パターンに対応する所定の立体的形状分布を付与してデバイス層とするデバイス層形成手段とを備えるマイクロデバイスの製造装置。

【請求項14】 前記バッファ層と前記デバイス層との間に所定の条件で溶解する犠牲層を形成する犠牲層形成手段と、前記デバイス層を転写台表面側に接触させて当該転写台表面側に付着させる付着手段と、前記所定の条件で犠牲層を溶解する溶解手段とを更に備えることを特徴とする請求項13記載のマイクロデバイスの製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フォトニック結晶素子等の光マイクロデバイスを含む各種マイクロデバイスの製造方法及び装置に関する。

【0002】

【従来の技術】フォトニック結晶の製造方法として、例えばDEB (electron beam) リソグラフィ及びドライエッチングを組み合わせて2次元フォトニック結晶を製造するもの (Toshihiko Baba, et al., "Nanofabrication of GaInAsP/InP 2-dimensional photonic crystals by

a methane-based reactive ion beam etching”, Physica B, 227, 1996, pp415-418) と、②リソグラフィ技術とともに、ウェハ融着法及び光干渉アライメント技術を用いて3次元フォトニック結晶を製造するもの(野田、「半導体3次元フォトニック結晶」、O plus E, vol.21, No.12, p.1539) と、③超短パルスレーザを用いた光造形法によって3次元フォトニック結晶を製造するもの(三澤、「3次元有機フォトニック結晶の新しい形成法」、O plus E, vol.21, No.12, p.1549) とが存在する。

【0003】

【発明が解決しようとする課題】しかし、①や②の方法は、リソグラフィプロセスを用いるため、大規模な製造システムが必要になり、製造コストが高くなる。また、③の方法は、一筆書きの繰返しになるため、製造のスループットに上限があり、量産に向かないという問題がある。

【0004】そこで、本発明は、安価に製造することができ、量産に適する、フォトニック結晶素子等の各種マイクロデバイスの製造方法及び装置を提供することを目的とする。

【0005】

【課題を解決するための手段】上記課題を解決するため、本発明のマイクロデバイスの製造方法は、支持台上に、所定の条件で溶解する犠牲層を形成する第1工程と、前記犠牲層に、前記所定の条件で耐溶解性を有するデバイス材料層を積層する第2工程と、所定の転写パターンを加工した型部材の押圧により、前記デバイス材料層に前記所定の転写パターンに対応する所定の立体的形状分布を付与してデバイス層とする第3工程と、転写台表面側に、前記デバイス層を接触させ、当該転写台表面側に付着させる第4工程と、前記所定の条件で犠牲層を溶解する第5工程とを備える。なお、以上において「所定の条件で溶解する」とは、所定の溶剤に溶解することを含むが、これに限らず、加熱によって溶解することを含む。また、第4工程と第5工程は、個別に行うものに限らず、同時並行的に行うことができる。第4工程と第5工程を並行して行うことで、スループットが向上する。

【0006】上記方法では、第4工程で、転写台表面側に前記デバイス層を接触させ当該転写台表面側に付着させ、第5工程で、前記所定の条件で裏側の犠牲層を溶解するので、所定の立体的形状分布を有しマイクロデバイスの本体部分となるデバイス層を一括して転写台表面側に付着形成することができる。この際、型部材の押圧によって前記デバイス材料層に所定の立体的形状分布を付与しているので、リソグラフィプロセス等を用いる場合に比較して、製造コストを低く抑えることができる。また、このように型部材の押圧を用いるので、比較的簡単な工程で形状の一括転写が可能になり、製造処理におけ

るスループットを高めることができる。

【0007】上記方法の具体的な態様では、転写パターンが異なる複数の型部材を用いて前記第1工程乃至第5工程を繰返すことにより、立体的形状分布が異なる複数のデバイス層を前記転写台表面側に順次積層する。この場合、複数のデバイス層を積層することによって3次元的な構造を有するフォトニック結晶素子等のマイクロデバイスを簡易に形成することができる。ここで、最初に形成したデバイス層は、転写台表面に付着し、その後形成した各デバイス層は、転写台表面側、すなわちこの場合は前の工程で形成したデバイスに付着する。

【0008】なお、「フォトニック結晶素子」とは、フォトニック結晶からなる光マイクロデバイスを意味する。ここで「フォトニック結晶」は、伝送対象波長の1/2程度のピッチで屈折率の周期的構造を有していることを特徴としており、構造如何によって、一定周波数帯の光の存在を禁止するフォトニックバンドギャップ(PBG)と呼ばれる現象が出現する。さらに、PBGが現れる周期屈折率構造中に一定の「欠陥」を導入すると、その部分だけ禁制帯効果が失われ、光が存在導波されることになる。このようなフォトニック結晶に形成される導波路は、大きな角度で屈曲させることができる点に特徴がある。

【0009】また、上記方法の別の具体的な態様では、アライメント手段により、前記複数のデバイス層を相互に位置合わせする。この場合、転写台を基準として精密な形状精度のマイクロデバイスを形成することができる。

【0010】また、上記方法のさらに別の具体的な態様では、前記犠牲層が、金属材料からなり、前記第5工程でエッチングによって除去される。

【0011】また、上記方法のさらに別の具体的な態様では、前記デバイス材料層が、樹脂材料からなる。

【0012】また、上記方法のさらに別の具体的な態様では、前記第4工程で、前記樹脂材料を加熱することによって前記デバイス層を前記転写台表面側に付着させる。この場合、デバイス層を転写台表面側に確実に付着させることができ、デバイス層を構成する構造物が倒壊することを防止できる。

【0013】また、本発明に係る別のマイクロデバイスの製造方法は、支持台上に、所定の厚さを有するバッファ層を形成する第1工程と、前記バッファ層の上側に、デバイス材料層を積層する第2工程と、所定の転写パターンを加工した型部材の押圧により、前記デバイス材料層に前記所定の転写パターンに対応する所定の立体的形状分布を付与してデバイス層とする第3工程とを備える。

【0014】上記方法では、第1工程で、支持台上に所定の厚さを有するバッファ層を形成するので、その後の第3工程で、前記デバイス材料層からデバイス層を確実

に形成することができる。すなわち、実際の製造工程では、型部材の寸法精度や型部材の押圧に際しての傾き等に起因して前記デバイス材料層に前記型部材の転写パターンが不均一な深さで押圧される可能性がある。このような場合にも、型部材の押圧量を上記不均一に対応する量だけ多くすることで、転写パターンの不均一な深さの押圧をバッファ層によって吸収させることができるので、前記デバイス材料層全体を型部材によって確実に型押処理することができる。つまり、所定の立体的形状分布を有しマイクロデバイスの本体部分となるデバイス層を一括して確実に形成することができる。この際、型部材の押圧によって前記デバイス材料層に所定の立体的形状分布を付与しているので、リソグラフィプロセス等を用いる場合に比較して、製造コストを低く抑えることができる。また、このように型部材の押圧を用いるので、比較的簡単な工程で形状の一括転写が可能になり、製造処理におけるスループットを高めることができる。

【0015】また、上記方法の具体的な態様では、前記バッファ層と前記デバイス層との間に所定の条件で溶解する犠牲層を形成する工程と、前記第3工程の後に、前記デバイス層を転写台表面側に接触させて当該転写台表面側に付着させる工程と、前記所定の条件で犠牲層を溶解する工程とを更に備える。この場合、デバイス層を一括して簡易に転写台上に付着形成することができる。

【0016】また、本発明のマイクロデバイスの製造装置は、支持台上に、所定の条件で溶解する犠牲層を形成する犠牲層形成手段と、前記犠牲層に、前記所定の条件で耐溶解性を有するデバイス材料層を積層するデバイス材料層形成手段と、所定の転写パターンを加工した型部材を有し、当該型部材の押圧により、前記デバイス材料層に前記所定の転写パターンに対応する所定の立体的形状分布を付与してデバイス層とするデバイス層形成手段と、転写台表面側に、前記デバイス層を接触させ、当該転写台表面側に付着させる付着手段と、前記所定の条件で犠牲層を溶解する溶解手段とを備える。

【0017】上記装置では、付着手段が、転写台表面側に前記デバイス層を接触させ当該転写台表面側に付着させ、溶解手段が、前記所定の条件で犠牲層を溶解するので、所定の立体的形状分布を有しマイクロデバイスの本体部分となるデバイス層を一括して転写台表面側に付着形成することができる。この際、型部材の押圧によって前記デバイス材料層に所定の立体的形状分布を付与しているので、リソグラフィプロセス等を用いる場合に比較して、製造コストを低く抑えることができる。また、このように型部材の押圧を用いるので、比較的簡単な工程で形状の一括転写が可能になり、製造処理におけるスループットを高めることができる。

【0018】また、上記装置の具体的な態様では、前記デバイス層形成手段は、転写パターンが異なる複数の型部材を用いて複数の犠牲層から立体的形状分布が異なる

複数のデバイス層を形成し、前記転写手段は、前記複数のデバイス層を前記転写台表面上に順次積層する。この場合、複数のデバイス層を積層することによって3次元的な構造を有するフォトニック結晶素子等のマイクロデバイスを簡易に形成することができる。

【0019】また、上記装置の別の具体的な態様では、前記デバイス層形成手段が、前記複数の型部材を有するディスクを備え、当該ディスクの移動によって前記デバイス材料層に形成すべき転写パターンを選択する。この場合、ディスクの移動によって型部材を送りながら、複数のデバイス材料層に所望の立体的形状分布を順次付与することができるので、製造装置の小型化や処理の迅速化を図ることができる。なお、ディスクの移動は、ディスクの回転を含むが、回転に限られるものではなく、ディスクを平行移動させることによって転写パターンを選択することもできる。

【0020】また、上記装置のさらに別の具体的な態様では、前記複数のデバイス層を相互に位置合わせするアライメント手段をさらに備える。この場合、精密な形状精度のマイクロデバイスを形成することができる。

【0021】また、本発明に係る別のマイクロデバイスの製造装置は、支持台上に、所定の厚さを有するバッファ層を形成するバッファ層形成手段と、前記バッファ層の上側に、デバイス材料層を積層するデバイス材料層形成手段と、所定の転写パターンを加工した型部材の押圧により、前記デバイス材料層に前記所定の転写パターンに対応する所定の立体的形状分布を付与してデバイス層とするデバイス層形成手段とを備える。

【0022】上記装置では、バッファ層形成手段が、支持台上に所定の厚さを有するバッファ層を形成するので、その後の第3工程で、前記デバイス材料層に前記型部材の転写パターンが不均一な深さで押圧される可能性があっても、型部材の押圧量を上記不均一に対応する量だけ多くすることで、前記デバイス材料層全体を型部材によって確実に型押処理することができる。つまり、所定の立体的形状分布を有しマイクロデバイスの本体部分となるデバイス層を一括して確実に形成することができる。この際、型部材の押圧によって前記デバイス材料層に所定の立体的形状分布を付与しているので、リソグラフィプロセス等を用いる場合に比較して、製造コストを低く抑えることができる。また、このように型部材の押圧を用いるので、比較的簡単な工程で形状の一括転写が可能になり、製造処理におけるスループットを高めることができる。

【0023】また、上記装置の具体的な態様では、前記バッファ層と前記デバイス層との間に所定の条件で溶解する犠牲層を形成する犠牲層形成手段と、前記デバイス層を転写台表面側に接触させて当該転写台表面側に付着させる付着手段と、前記所定の条件で犠牲層を溶解する溶解手段とを更に備える。この場合、デバイス層を一括

して簡易に転写台上に付着形成することができる。

【0024】

【発明の実施の形態】以下、本発明に係るマイクロデバイスの製造装置及び方法の具体的な実施形態について図面を参照しつつ説明する。

【0025】〔第1実施形態〕図1は、第1実施形態の製造装置の全体構成を説明する図である。この製造装置は、支持台である基板SUを複数収納するカセット部10と、カセット部10から搬出された各基板SU上に犠牲層である薄膜状の金属層を形成する第1成膜装置20と、第1成膜装置20で形成された金属層上にデバイス材料層である薄膜状の樹脂層を積層する第2成膜装置30と、各基板SU上の樹脂層にプレス加工を施すことによってデバイス層をそれぞれ形成するスタンプ装置40と、プレス加工によって各基板SU上に形成した各デバイス層をスタッカに付着させつつ順次積層するスタック装置50と、これらの装置10、20、30、40、50間で基板SU等を搬送する搬送ロボット61を有する搬送装置60とを備える。

【0026】カセット部10は、平板状の基板SUを複数収容している。各基板SUは、マイクロデバイスを構成すべく積層される複数のデバイス層に対応して設けられており、スタンプ装置40にてそれぞれにデバイス層が形成される。なお、基板SUは、SUS等で形成されているが、SUS等の金属材料に代えてSi等の他の耐食性の材料で形成することもできる。

【0027】第1成膜装置20は、例えば蒸着装置等で構成される犠牲層形成手段であり、カセット部10から搬出された各基板SU上にA1等からなる所望の厚さの金属層（すなわち犠牲層）を形成することができる。

【0028】第2成膜装置30は、デバイス材料層形成手段であり、高速で回転する基板SU上に樹脂材料を滴下するスピコートによって、基板SU表面の金属層上に所望の厚さの樹脂層（すなわちデバイス材料層）を形成する。この樹脂層は、揮発成分の蒸発等によって硬化する。

【0029】スタンプ装置40は、光マイクロデバイスを構成する複数のデバイス層に対応して複数の型部材を形成したディスクを備える。このディスクは、これを回転させつつスタンピングを行わせる型送りにより、各型部材に形成された所定の転写パターンに対応する所定の立体的形状分布を、複数の基板SU上の樹脂層にそれぞれ付与して複数の個別のデバイス層とする。

【0030】スタック装置50は、容器状のスタッカを備え、このスタッカ内に、複数の基板SU上にそれぞれ形成した複数のデバイス層をアライメントしつつ積層して3次元的な光マイクロデバイスを完成する。

【0031】搬送装置60は、まず各基板SUをカセット部10から第1成膜装置20に搬送して、各基板SU上に金属層を形成させる。次に搬送装置60は、各基板

SUを第1成膜装置20から第2成膜装置30に搬送して金属層上に樹脂層を形成させる。次に搬送装置60は、基板SUを第2成膜装置30からスタンプ装置40に搬送して、各基板SU上の複合層を構成する樹脂層にデバイス層をそれぞれ形成させる。次に搬送装置60は、基板SUをスタンプ装置40からスタック装置50に搬送して、各基板SU上のデバイス層をスタッカ内に順次積層させて光マイクロデバイスを完成させる。

【0032】図2は、デバイス層形成手段であるスタンプ装置40の内部構造を説明する図である。このスタンプ装置40は、マイクロデバイスを構成する複数のデバイス層に対応する複数の型部材41a、41b、…を形成したディスク41と、ディスク41を水平面で回転させる駆動装置42と、ディスク41に設けた各型部材41a、41b、…に押圧すべき基板SUを保持する基板ホルダ43と、基板SUを基板ホルダ43とともに昇降移動させる昇降装置44とを備える。

【0033】ここで、基板ホルダ43は、複数の基板SUのいずれかを1つを保持することができる。また、ディスク41は、所望の角度に回転可能になっており、基板ホルダ43に保持された基板SUに所望の型部材41a、41b、…を対向させることができる。この状態で、基板ホルダ43を上昇させると、基板SU上の複合層CLに型部材41a、41b、…の凹凸パターンが転写され、この凹凸パターンに対応する立体的形状分布が複合層CLに付与されてここにデバイス層が形成される。この際、例えば型部材41a、41b、…の窪みの内側面形状と基板SUの外側面形状とを一致させてアライメント手段とすること等により、各型部材41a、41b、と基板SUとの精密な位置合わせが可能になる。

【0034】図3は、ディスク41の構造を説明する裏面図である。このディスク41は、3つの金型部分41a～41cを有する。

【0035】第1プレス型である第1型部材41aは、正方形の窪みにラインアンドスペース・パターンSP1を有し、光マイクロデバイスを構成する下側の第1デバイス層を形成する際の射出成形用の金型となる。ライン状の凹部LD1は、フォトニックデバイス層を構成する周期構造を形成するためのものであり、基板SU上の複合層CLに立体的形状分布すなわち周期的な凹凸分布を付与する。つまり、これらの凹部の間隔や高さは、サブμmから数μm程度となっており、プレス成形後の樹脂層には、2次元的な周期パターンが形成される。

【0036】第2プレス型である第2型部材41bも、正方形の窪みにラインアンドスペース・パターンSP2を有し、光マイクロデバイスを構成する中間の第2デバイス層を形成する際のプレス成形用の金型となる。なお、第2型部材41bのライン状の凹部LD2は、スタンプに際して、第1型部材41aのライン状凹部LD1と直交する方向に延びる。

【0037】第3プレス型である第3型部材41cも、正方形の窪みにラインアンドスペース・パターンSP3を有し、光マイクロデバイスを構成する上側の第3デバイス層を形成する際のプレス成形用の金型となる。なお、第3型部材41cのライン状の凹部LD3は、スタンプ時に第1型部材41aのライン状凹部LD1と平行に延びる。

【0038】以上説明した各型部材41a～41cは、マイクロマシニング技術を利用した精密加工技術によって形成される。

【0039】図4は、付着手段及び溶解手段であるスタック装置50の内部構造を説明する図である。このスタック装置50は、マイクロデバイスを構成する複数のデバイス層を積層するためのスタッカSTを保持するスタッカホルダ51と、スタッカST内部に挿入される基板SUを保持する基板ホルダ52と、基板SUを基板ホルダ52とともに昇降移動させる昇降装置53と、スタッカホルダ51の近傍に設置されて基板ホルダ52の上下位置等を検出するアライメント手段であるセンサ54と、センサ54の出力に基づいて基板ホルダ52の上下位置等を監視して昇降装置53に制御情報を出力するセンサ駆動装置55とを備える。なお、例えばスタッカSTの内側の側面形状と基板SUの周囲の側面形状とを一致させてアライメント手段とすること等により、スタッカSTと基板SUとの水平面内での精密な位置合わせが可能になる。

【0040】ここで、基板ホルダ52は、基板SUを吸着保持することができる。この基板SUには、基板SU上の複合層を加熱するためのヒータHEが埋め込まれており、このヒータHEは、基板ホルダ52を介してヒータ制御装置56からの給電を受ける。これにより、基板SU上の複合層を所望の温度に加熱することができる。また、この基板SUには、溶剤供給ポートであるエッチャントの導入口IPとエッチャントの排出口OPとが貫通孔として形成されており、基板ホルダ52を介してエッチャント供給装置57に接続されている。エッチャント供給装置57からのエッチャントは、導入口IPを介してスタッカSTと基板SUとの隙間の空間に導入され、この隙間空間の金属Alを溶かす。金属溶解後のエッチャントは、排出口OPを経てエッチャント供給装置57に戻される。

【0041】図5～図8は、図1の装置を用いた光マイクロデバイスの製造方法を説明する図である。

【0042】まず、図5(a)に示すように、第1及び第2成膜装置20、30にて、カセット部10から搬出された第1基板SU1上に、数10～数100nm(ナノメートル)程度の厚さの金属層MLと、1μm程度の厚さの樹脂層PLとを順次成膜することにより複合層CLとする。

【0043】次に、図5(b)～(d)に示すように、

まずスタンプ装置40にて、第1基板SU1上の複合層CLに周期的なパターンをプレス加工して、第1デバイス層DL1とする。具体的には、まず第1基板SU1をスタンプ装置40の基板ホルダ43に固定し、ディスク41を回転させて第1型部材41aを第1基板SU1に対向させる(図5(b)参照)。次に、第1基板SU1を第1型部材41aに押圧して転写パターンTP1を複合層CLにプレス形成する(図5(c)参照)。この際、転写パターンTP1の凸部が樹脂層PLを貫通するようにする。次に、第1型部材41aから第1基板SU1を離間させる。これにより、転写パターンTP1に対応する凹凸パターンが樹脂層PLに転写されて第1デバイス層DL1が得られる(図5(d)参照)。ここで、転写パターンTP1の凸部が樹脂層PLを貫通するので、第1デバイス層DL1は、樹脂層PLを不要な箇所て除去したような孤立した突起の集合体となる。

【0044】次に、図6(a)、(b)に示すように、スタック装置50にて、第1基板SU1上に形成された第1デバイス層DL1をスタッカSTの底部に付着させる。具体的には、まず第1基板SU1をスタック装置50の基板ホルダ52に固定し、スタッカSTの底面STaと第1基板SU1上の複合層CLとを当接させる(図6(a)参照)。次に、ヒータHEに給電しつつ、第1基板SU1上の複合層CLを所望の温度に加熱する。これにより、複合層CL上部の第1デバイス層DL1は、そのガラス転位温度付近まで加熱され、そのままの配置状態でスタッカSTの底面STaに付着する。これと同時に、エッチャントの導入口IPからAl用のエッチャントを導入することにより、複合層CL下部の金属層MLを溶解し除去することができる。最後に、第1基板SU1を基板ホルダ52とともに降下させると、第1基板SU1から第1デバイス層DL1がリリースされる(図6(b)参照)。つまり、スタッカSTの底面STa上に第1デバイス層DL1のラインアンドスペース・パターンが付着する。

【0045】以上のような第1デバイス層DL1の形成と並行して、図7(a)～図7(c)に示すように、第1及び第2成膜装置20、30にて、カセット部10から搬出された第2基板SU2上に、金属層ML及び樹脂層PLからなる複合層CLを形成するとともに、スタンプ装置40にて、第2基板SU2上の複合層CLに周期的なパターンをプレス加工して、第2デバイス層DL2とする。具体的には、まず複合層CL形成後の第2基板SU2をスタンプ装置40の基板ホルダ43に固定し、ディスク41を回転させて第2型部材41bを第2基板SU2に対向させる(図7(a)参照)。次に、第2基板SU2を第2型部材41bに押圧して転写パターンTP2を複合層CLにプレス形成する(図7(b)参照)。この際、転写パターンTP2の凸部が樹脂層PLを貫通するようにする。次に、第2型部材41bから第

2基板SU2を離間させる。これにより、転写パターンTPに対応する凹凸パターンが樹脂層PLに転写されて第2デバイス層DL2が得られる(図7(c)参照)。ここで、転写パターンTP2の凸部は、樹脂層PLを貫通している。このため、第2デバイス層DL2は、紙面に平行な方向に延びていることから図面に明確に表示できないが、樹脂層PLを不要な個所で除去したような孤立した突起の集合体となる。

【0046】次に、図7(d)、(e)に示すように、スタック装置50にて、第2基板SU2上に形成された第2デバイス層DL2を第1デバイス層DL1に付着させる。具体的には、まず第2基板SU2をスタック装置50の基板ホルダ52に固定し、スタッカSTの底面STaに既に付着している第1デバイス層DL1と第2基板SU2上の複合層CLとをアライメントしつつ当接させる(図7(d)参照)。次に、ヒータHEに給電しつつ、第2基板SU2上の複合層CLを所望の温度に加熱する。これにより、複合層CL上部の第2デバイス層DL2は、そのガラス転位温度付近まで加熱され、そのままの配置状態で底面STa上の第1デバイス層DL1に付着する。これと同時に、エッチャントの導入口IPからA1用のエッチャントを導入することにより、複合層CL下部の金属層MLを溶解し除去することができる。最後に、第1基板SU1を基板ホルダ52とともに降下させると、第2基板SU2から第2デバイス層DL2がリリースされる(図7(e)参照)。つまり、スタッカSTの底面STa側の第1デバイス層DL1上に第2デバイス層DL2のラインアンドスペース・パターンが付着する。

【0047】以上のような第2デバイス層DL2の形成と並行して、図8(a)~図8(c)に示すように、第1及び第2成膜装置20、30にて、カセット部10から搬出された第3基板SU3上に、金属層ML及び樹脂層PLからなる複合層CLを形成するとともに、スタンプ装置40にて、第3基板SU3上の複合層CLに周期的なパターンをプレス加工して、第3デバイス層DL3とする。具体的には、まず複合層CL形成後の第3基板SU3をスタンプ装置40の基板ホルダ43に固定し、ディスク41を回転させて第3型部材41cを第3基板SU3に対向させる(図8(a)参照)。次に、第3基板SU3を第3型部材41cに押圧して転写パターンTP3を複合層CLにプレス形成する(図8(b)参照)。この際、転写パターンTP3の凸部が樹脂層PLを貫通するようにする。次に、第3型部材41cから第3基板SU3を離間させる。これにより、転写パターンTPに対応する凹凸パターンが樹脂層PLに転写されて第3デバイス層DL3が得られる(図8(c)参照)。ここで、転写パターンTP3の凸部は、樹脂層PLを貫通している。このため、第3デバイス層DL3は、樹脂層PLを不要な個所で除去したような孤立した突起の集

合体となる。

【0048】次に、図8(d)、(e)に示すように、スタック装置50にて、第3基板SU3上に形成された第3デバイス層DL3を第2デバイス層DL2に付着させる。具体的には、まず第3基板SU3をスタック装置50の基板ホルダ52に固定し、スタッカSTの底面STaに既に付着している第1及び第2デバイス層DL1、DL2と第2基板SU2上の複合層CLとをアライメントしつつ当接させる(図8(d)参照)。次に、ヒータHEに給電しつつ、第3基板SU3上の複合層CLを所望の温度に加熱する。これにより、複合層CL上部の第3デバイス層DL3は、そのガラス転位温度付近まで加熱され、そのままの配置状態で底面STa上の第2デバイス層DL2に付着する。これと同時に、エッチャントの導入口IPからA1用のエッチャントを導入することにより、複合層CL下部の金属層MLを溶解し除去することができる。最後に、第1基板SU1を基板ホルダ52とともに降下させると、第3基板SU3から第3デバイス層DL3がリリースされる(図8(e)参照)。つまり、スタッカSTの底面STa側の第2デバイス層DL2上に第3デバイス層DL3のラインアンドスペース・パターンが付着する。

【0049】以上の工程により、スタッカSTの底部には、複数のデバイス層DL1~DL3を積層した構造の光マイクロデバイスMDが形成される。この光マイクロデバイスMDは、多数の微小な棒状部材からなる井桁状の周期的構造を有する。以上の説明では、簡単のため3段構造の井桁構造としているが、実際は以上のような工程を繰返すことによって更に多数段の井桁構造とすることができる。このような3次元の周期的井桁構造は、3次元フォトニック結晶となっており、井桁の周期を対象光の波長の1/2程度のピッチとすることで、対象光に対してフォトニックバンドギャップ(PBG)を形成することができる。なお、上記実施形態では、簡便のため説明を省略しているが、周期的井桁構造に適当な配置で連続する欠陥を導入することにより、その連続する欠陥部分の配置に対応する任意の形状の導波路や分岐・結合器等の光素子を形成することができる。さらにこれらの光素子を集積することにより、光集積回路とすることもできる。

【0050】以上のような集積型の光マイクロデバイスMDは、波長多重通信(Dense Wavelength Division Multiplexing: DWDM)に応用することができる。DWDMでは、1本の光ファイバ内に多くの波長の異なる信号を流し、大容量化を図っているが、かかる通信のネットワーク化を効率的に進めるためには、局所地域においても、これら異波長信号の合波、分波、スイッチング等に必要な各種素子からなる微小サイズ的光集積回路を数設して行く必要がある。フォトニック結晶から形成した上記実施形態のような光マイクロデバイスは、光路を大き

く曲げて損失がほとんど生じないので、光素子自体をコンパクトに形成することができ、さらに、光集積回路の集積度を高めやすい。つまり、以上の実施形態で説明した光マイクロデバイスの製造方法により、低コストかつ高スループットで小型の光集積回路を量産できるので、DWDMを利用した通信網の局所地域における全光化を進めることができる。なお、デバイス層DL1~DL3の形成に際しては、DWDMの各波長に対応する周期でフォトニック結晶のパターンを形成する。これにより、異波長信号の合波、分波、スイッチング等が可能になる。

【0051】〔第2実施形態〕以下、第2実施形態に係るマイクロデバイスの製造装置及び方法について説明する。なお、第2実施形態の装置及び方法は第1実施形態を变形したものであり同一部分には同一の符号を付して重複説明を省略する。

【0052】図9(a)は、第2実施形態の製造方法で基板SU1(SU2、SU3)上に形成する複合層CLの構造を説明する図である。この場合、金属層MLのさらに下側に樹脂製の100 μ m程度の厚さのバッファ層BLを設けている。なお、バッファ層BLは、図1の第2成膜装置30と同様の成膜装置であるバッファ層形成手段によって形成することができる。

【0053】図9(b)、(c)は、バッファ層BLを設ける理由を説明する図である。スタンプ装置40の型部材41a~41cと基板SU1~SU3とは、スタンピングに際して、型部材41a~41cの一端(図9(a)参照)から他端(図9(b)参照)にかけて軸方向位置に関し最大で50 μ m程度のずれが生じる場合がある。そこで、100 μ m程度のバッファ層BLを設けておけば、樹脂層PLを確実に除去でき、所望の分布のデバイス層DL1~DL3をスタッカST底部に積層することができる。

【0054】〔第3実施形態〕図10は、第3実施形態の製造方法で用いるスタンプ装置40のディスク141を説明する図である。この場合、光マイクロデバイスではなく、DNAチップを形成することができる。このため、ディスク141に形成している型部材141a~141dも、DNAチップ等ライフサイエンス応用の微小液体素子を構成する溝やメッシュ状のパターンとなっている。

【0055】以上、実施形態に即して本発明を説明したが、本発明は上記実施形態に限定されるものではない。例えば上記実施形態では、単一のスタッカST中に光マイクロデバイスを形成しているが、複数のスタッカST中にそれぞれ光マイクロデバイスを形成し、各スタッカSTを配列したり、光源、スイッチ等を組み込めば多様な機能のオプティカル・ベンチを実現することができる。この際、各スタッカSTの配置等を位置センサやアクチュエータで調節する構成とすることができる。

【0056】また、上記実施形態で用いた型部材41a~41c、141a~141dは、その立体的な凹凸形状を変更することにより、フォトニックデバイスやDNAチップ以外の他のマイクロデバイス層とすることもできる。すなわち、バイオケミカル分野等における各種分析・処理を一括して行うラブ・オン・チップ、ガスや流体の分析を行うマクロ・クロマトグラフィ等を形成する際に、上記実施形態の型部材41a~41cと同様の金型を利用したスタンピング、スタッカSTを利用した積層とリリース等を利用することにより、必要な3次元的形状を得ることができる。さらに、上記実施形態のような型部材41a~41cと同様の金型を利用したスタンピング、スタッカSTを利用した積層とリリース等の組み合わせは、マイクロ・ポンプ、マイクロ光センサ、各種パワーMEMSパーツ等の作製にも活用することができる。

【0057】また、上記実施形態では、スタッカSTと基板SU1(SU2、SU3)との位置合わせをこれらの嵌め合わせによるパッシブなアライメントとして行っているが、基板ホルダ52等に位置センサやアクチュエータを適宜組み込んで、アクティブなアライメントをインラインで行いつつデバイス層DL1~DL3を積層することもできる。スタンピングに際し、型部材41a~41cと基板SU1(SU2、SU3)との位置合わせも、基板ホルダ43等に位置センサやアクチュエータを適宜組み込んで、アクティブなアライメントをインラインで行うことができる。

【0058】

【発明の効果】以上の説明から明かなように、本発明のマイクロデバイスの製造方法及び装置によれば、所定の立体的形状分布を有しマイクロデバイスの本体部分となるデバイス層を一括して転写台表面上に付着形成することができる。この際、型部材の押圧によって前記デバイス材料層に所定の立体的形状分布を付与しているのので、リソグラフィプロセス等を用いる場合に比較して、製造コストを低く抑えることができる。また、このように型部材の押圧を用いるので、比較的簡単な工程で形状の一括転写が可能になり、製造処理におけるスループットを高めることができる。

【0059】また、本発明の別のマイクロデバイスの製造方法及び装置によれば、バッファ層形成手段が、支持台上に所定の厚さを有するバッファ層を形成するので、所定の立体的形状分布を有しマイクロデバイスの本体部分となるデバイス層を一括して確実に形成することができる。この際、型部材の押圧によって前記デバイス材料層に所定の立体的形状分布を付与しているのので、リソグラフィプロセス等を用いる場合に比較して、製造コストを低く抑えることができる。また、このように型部材の押圧を用いるので、比較的簡単な工程で形状の一括転写が可能になり、製造処理におけるスループットを高める

ことができる。

【図面の簡単な説明】

【図1】第1実施形態に係る光マイクロデバイスの製造装置の構成を説明するブロック図である。

【図2】図1の装置のうち、スタンプ装置の内部構造を説明する図である。

【図3】図1の装置のうち、スタック装置の内部構造を説明する図である。

【図4】図2の装置で用いられるディスクの構造を説明する裏面図である。

【図5】(a)～(d)は、図1の装置を用いたマイクロデバイスの製造方法を説明する図である。

【図6】(a) (b)は、図1の装置を用いたマイクロデバイスの製造方法を説明する図である。

【図7】(a)～(e)は、図1の装置を用いたマイクロデバイスの製造方法を説明する図である。

【図8】(a)～(e)は、図1の装置を用いたマイクロデバイスの製造方法を説明する図である。

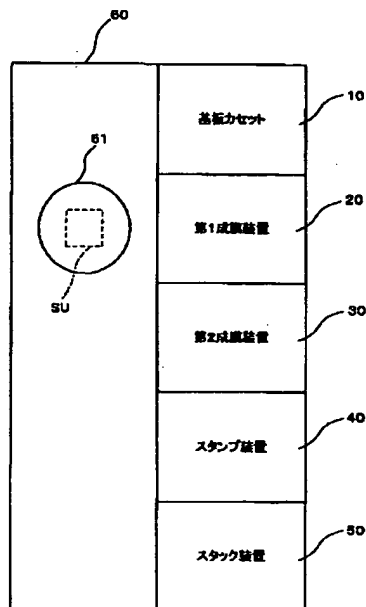
【図9】(a)～(c)は、第2実施形態により得たマイクロデバイスの構造を説明する図である。

【図10】第3実施形態により得たマイクロデバイスの構造を説明する図である。

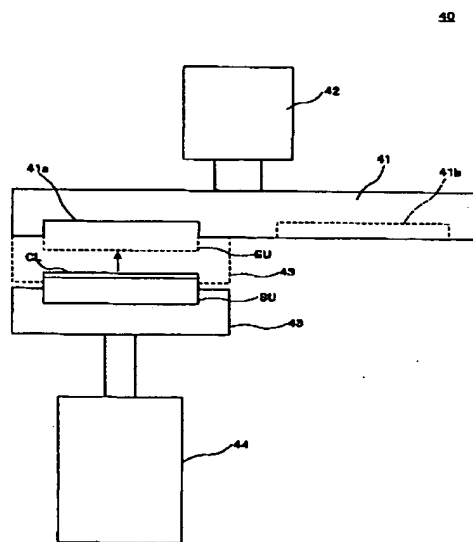
【符号の説明】

10	カセット部
20	第1成膜装置
30	第2成膜装置
40	スタンプ装置
41	ディスク
41a～41c	型部材
50	スタック装置
60	搬送装置
56	ヒータ制御装置
57	エッチャント供給装置
60	搬送装置
61	搬送ロボット
MD	光マイクロデバイス
DL1～DL3	デバイス層
ML	金属層
PL	樹脂層
SU1～SU3	基板
HE	ヒータ
IP	導入口
OP	排出口
ST	スタッカ

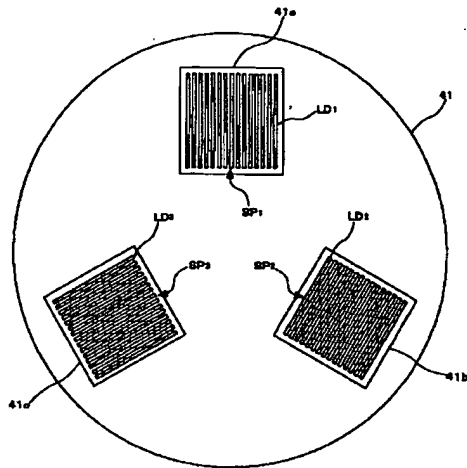
【図1】



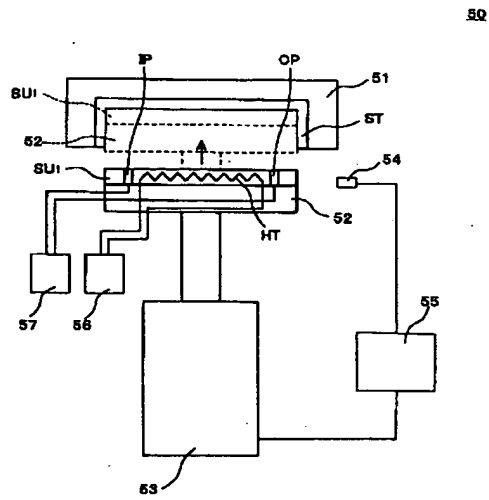
【図2】



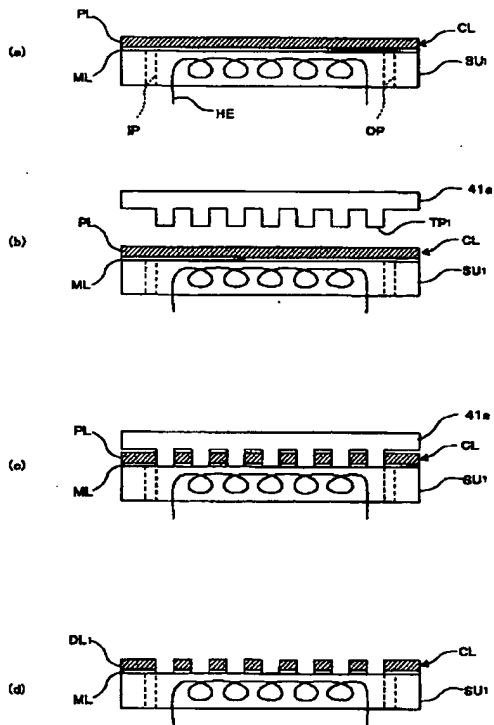
【図3】



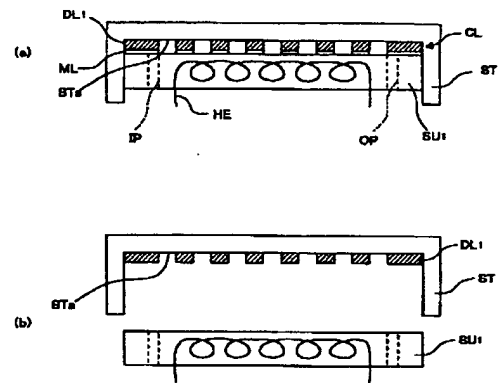
【図4】



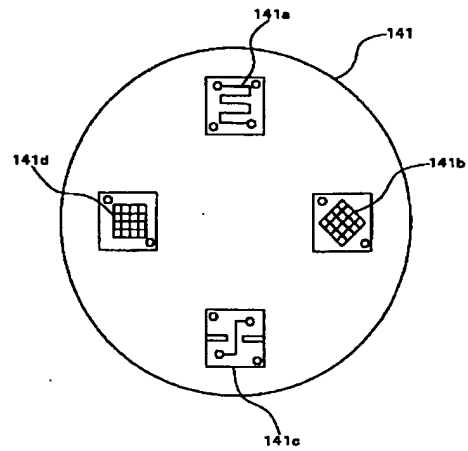
【図5】



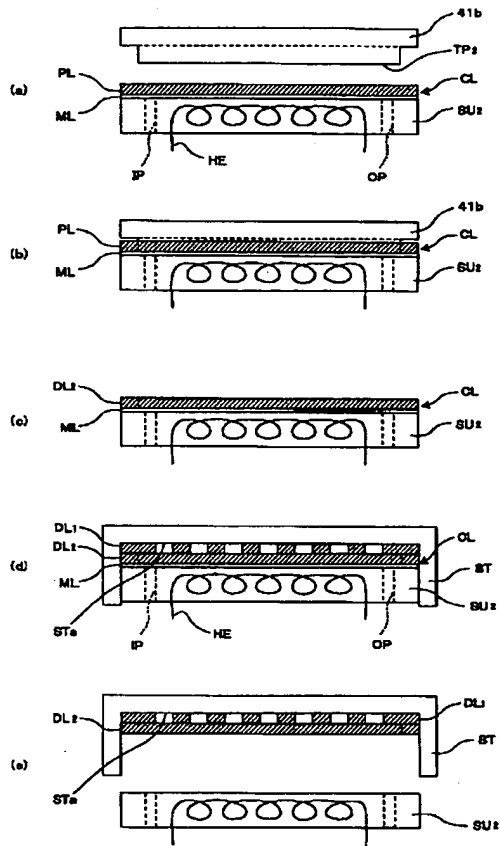
【図6】



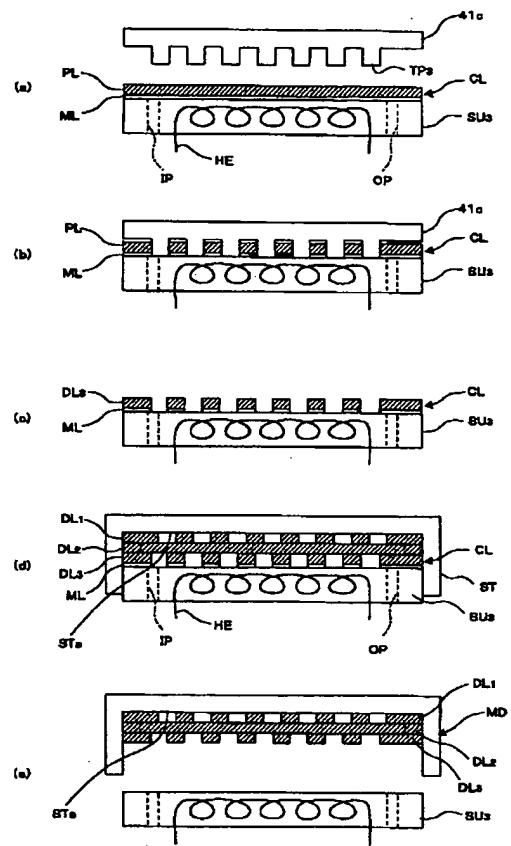
【図10】



【図7】



【図8】



【図9】

